

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-176329
(43)Date of publication of application : 21.06.2002

(51)Int.Cl.

H03H 7/075
H03H 7/06
H04B 1/18

(21)Application number : 2000-373078

(71)Applicant : MASPRO DENKOH CORP

(22)Date of filing : 07.12.2000

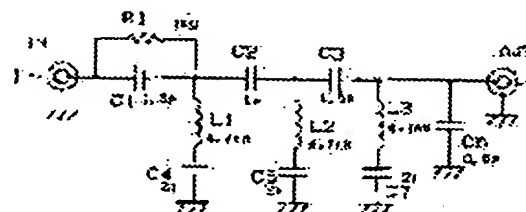
(72)Inventor : KOBAYASHI TETSUYA

(54) HIGH-PASS FILTER

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a high-pass filter having a matching circuit function with respect to the attenuation band frequencies with a small number of circuit elements.

SOLUTION: In a high-pass filter circuit where three capacitors C1, C2 and C3 are serially connected on a signal transmission path and coils L1 and L2 connected serially to capacitors C4 and C5 respectively grounding between the capacitors C1 and C2 and C3, a resistor R1 is further connected in parallel with the capacitor C1 at the input terminal side.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-176329

(P2002-176329A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 3 H	7/075	H 0 3 H	7/075
	7/06		7/06
H 0 4 B	1/18	H 0 4 B	1/18

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願2000-373078 (P2000-373078)

(22) 出願日 平成12年12月7日 (2000.12.7)

(71) 出願人 000113665

マスプロ電気株式会社

愛知県日進市浅田町上納80番地

(72) 発明者 小林 徹也

愛知県日進市浅田町上納80番地 マスプロ

電気株式会社内

(74) 代理人 100078721

弁理士 石田 喜樹

Fターム (参考) 5J024 AA01 BA11 CA02 DA01 DA25

EA02 FA01

5K062 AA09 AB10 AE02 AE03 AE04

AE05 BB01 BB03 BB09 BC02

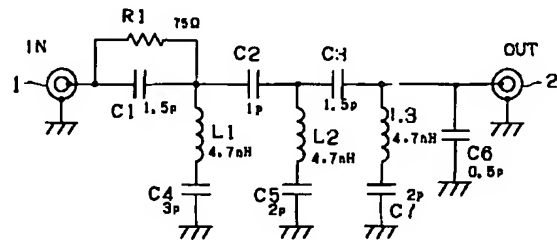
BC04

(54) 【発明の名称】 ハイパスフィルタ

(57) 【要約】

【課題】 通過を阻止する周波数に対して整合回路機能を有するハイパスフィルタを、少ない回路素子数で実現する。

【解決手段】 信号伝送路に3個のコンデンサC1、C2、C3を直列接続し、各コンデンサ間をコンデンサC4、C5を直列接続したコイルL1、L2で夫々接地したハイパスフィルタ回路に、更に入力端子側のコンデンサC1に並列に抵抗R1を接続した。



【特許請求の範囲】

【請求項1】 信号伝送路に直列接続された複数のコンデンサーと、該複数のコンデンサーの間とアース間に少なくともコイルを設けたハイパスフィルタにおいて、前記複数のコンデンサーのうち信号入力側の1個のコンデンサーに抵抗を並列接続したことを特徴とするハイパスフィルタ。

【請求項2】 抵抗の値を信号伝送路の特性インピーダンスの0.5～1.7倍とした請求項1記載のハイパスフィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ハイパスフィルタに関し、特に通過阻止周波数に対する整合機能を有するハイパスフィルタに関する。

【0002】

【従来の技術】衛星信号の1つであるBS信号(11.7～12GHz)は右旋偏波であるため、同様に衛星信号であるCS信号のうちの右旋偏波(12.2～12.75GHz)と同一のアンテナで受信することが可能であり、その場合CS右旋偏波と混合して1本のケーブルで受信端へ伝送することができる。その場合、CS信号は例えば通常1572～2072MHzのIF信号にダウンコンバートして伝送されるし、BS信号は1035～1335MHzのIF信号にダウンコンバートして伝送され、例えば図3に示すような切換回路5を用いて、選択されたCS信号とBS信号が受信端に伝送される。

【0003】図3の切換回路5は、CS左旋偏波のIF信号を入力する第1入力端子6、CS右旋偏波及びBS信号のIF信号を入力する第2入力端子7及び出力端子8を有し、高周波スイッチ9によりCS信号の左旋と右旋とを切り換えて出力すると共に、BS信号を常時出力するようになっている。高周波スイッチ9は、第1入力端子6からのCS左旋偏波信号を受信したい場合はa側に接続され、ハイパスフィルタ11を介して出力する。また、CS右旋偏波信号を受信したい場合は、b側に切り換えてハイパスフィルタ11を介してBS信号の通過を阻止して出力する。そして、CS信号に比べて低周波であるBS信号はローパスフィルタを介してCS信号の通過を阻止して出力される。

【0004】

【発明が解決しようとする課題】しかし、上記切換回路5の場合、CS右旋偏波信号を受信するとき、CS信号のみ通過させるハイパスフィルタ11を例えば図4に示すような通常利用されるハイパスフィルタ回路で形成すると、BS信号のIF帯においてはハイインピーダンスとなるため、インピーダンス整合が取れず全反射してしまい、例えば図5の通過損失及びリターンロスの周波数特性に示すように、1035～1335MHzにおいてリターンロスが大きくなってしまい、BS信号を受信す

る際に障害となっていた。

【0005】そのため、ハイパスフィルタ回路の前段にBS信号周波数に対応した整合回路を設けて全反射が起こらないようにしていた。この整合回路を含むハイパスフィルタは例えば図6に示すように形成され、11aがハイパスフィルタ回路、11bが整合回路であり、整合回路11bは抵抗R10、コンデンサC17、コイルL13の3素子を使用して形成されていた。このような回路をフィルタ回路11aの入力側に設けることで、ハイパスフィルタ11の通過損失及びリターンロスを改善していた。このように、切換回路5に設けるハイパスフィルタ11は、ハイパスフィルタ回路11a以外に整合回路11bが必要であり、基板上にその設置スペースを確保しなければならなかったし、素子数が増えるためコスト高となっていた。

【0006】そこで、本発明は上記問題点を鑑み、通過を阻止する周波数に対する整合回路機能を有するハイパスフィルタを、少ない回路素子数で実現することを課題とする。

【0007】

【課題を解決するための手段】上記課題を解決するため、請求項1の発明は、信号伝送路に直列接続された複数のコンデンサーと、該複数のコンデンサーの間とアース間に少なくともコイルを設けたハイパスフィルタにおいて、前記複数のコンデンサーのうち信号入力側の1個のコンデンサーに抵抗を並列接続したことを特徴とする。また、請求項2の発明は、前記抵抗の値を信号伝送路の特性インピーダンスの0.5～1.7倍としたことを特徴とする。

【0008】

【発明の実施の形態】以下、本発明を具体化した実施の形態を、図面に基づいて詳細に説明する。図1は本発明に係るハイパスフィルタの一例を示す回路図であり、信号伝送路に3個のコンデンサC1～C3を直列に設け、入力側コンデンサC1、C2間とアース間にコンデンサC4を直列接続したコイルL1を有し、出力側コンデンサC3、C2間とアース間にコンデンサC5を直列接続したコイルL2を有している。そして、信号入力端子1側のコンデンサC1に並列に抵抗R1が設けられている。尚、2は信号出力端子である。

【0009】ハイパスフィルタの各素子の値を具体的に示すと、コンデンサC1=C3=1.5pF、C2=1pF、C4=3pF、C5=C7=2pFであり、コイルL1=L2=L3=4.7nH、抵抗R1=75Ωである。また、信号出力端子2に設けたコンデンサC6は0.5pFである。この場合の過損失及びリターンロスの周波数特性は図2のようになり、図示するように1572MHzの通過損失は殆ど変化しないが、1335MHzのリターンロスは10dB程度改善され、それでいてBS信号のIF帯の通過は阻止されることがわかる。

【0010】このように抵抗R1を、フィルタを構成するコンデンサC1に並列に設けるだけでBS信号のIF帯の反射を無くすることができる理由を説明すると、先ず図1において、BS信号のIF帯のほぼ中心周波数である1200MHzでのコンデンサC1のリアクタンスX

$$\begin{aligned} Z &= R1 \times Xc^2 / (R1^2 + Xc^2) - j R1^2 \times Xc / (R1^2 + Xc^2) \\ &= 75 \times 7815 / (75^2 + 7815) - j 75^2 \times 88.4 / (75^2 + 7815) \\ &= 43.6 - j 37.0 \end{aligned}$$

となり、特性インピーダンスを50Ωとして、反射係数

$$\begin{aligned} Re &= |(Z - 50) / (Z + 50)| = |0.076 - j 0.365| \\ &= 0.373 \end{aligned}$$

となる。

【0011】これは電圧定在波比(VSWR)に換算するとVSWR=2.2となり、このことは、BS信号のIF帯のほぼ中心周波数である1200MHzの反射は僅かなものであり、整合を取ることが可能であることを示している。また、VSWRは2.5以下であれば、実用上問題ないため、VSWR2.5における抵抗R1の値を求めると、R1は22Ωから85Ωとなる。また、特性インピーダンスZ₀で正規化すると抵抗R1は0.5Z₀~1.7Z₀(Ω)となる。

【0012】このように、1個の抵抗R1をハイパスフィルタに追加するだけで、図6の整合回路を設けたハイパスフィルタに代替し得る回路を形成することが可能であり、別途複数素子から成る整合回路を設ける必要が無い。従って、基板上に省スペースで回路形成できるし、コストダウンが図れる。尚、上記実施の形態では、ハイパスフィルタの通過帯域を1.572MHz以上、阻止帯域を1335MHz以下として各素子の値を決定しているが、通過及び阻止周波数が異なる場合は、通過周波数、阻止周波数に応じて各素子の値は変更すればよい。

【0013】

【発明の効果】以上詳述したように、本発明によれば、

cは、

$$Xc = 1 / (2\pi f c) = 88.4 \Omega$$

であるから、これより入力側からみた回路のインピーダンスZは、

Reを求めると、

ハイパスフィルタに回路素子を1個追加するだけで通過を阻止する周波数に対して整合を図ることができ、別途複数素子から成る整合回路を設ける必要が無い。従って、基板上に省スペースで回路形成できるし、コストダウンが図れる。

【図面の簡単な説明】

【図1】本発明の実施の形態の1例を示すハイパスフィルタの回路図である。

【図2】図1のハイパスフィルタの通過損失及びリターンロスの周波数特性を示す図である。

【図3】ハイパスフィルタを有する切換回路の回路ブロック図である。

【図4】従来のハイパスフィルタの回路図である。

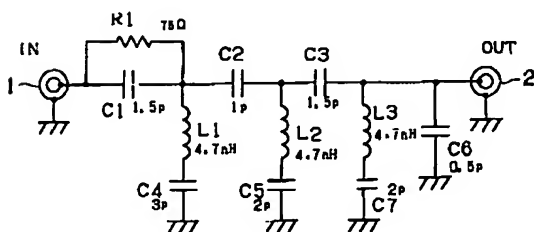
【図5】図4のハイパスフィルタの通過損失及びリターンロスの周波数特性を示す図である。

【図6】図4のハイパスフィルタに整合回路を設けた回路図である。

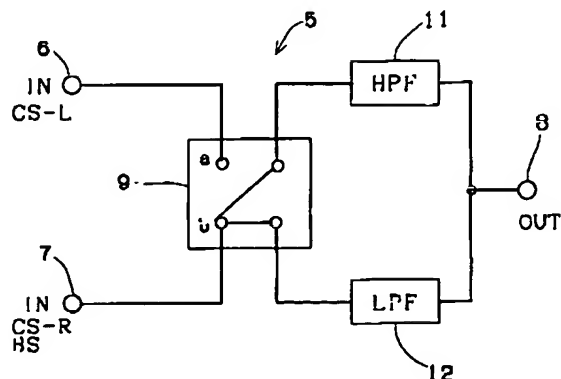
【符号の説明】

1・・・信号入力端子、2・・・信号出力端子、C1、C2、C3、C4、C5、C6、C7・・・コンデンサ、L1、L2、L3・・・コイル、R1・・・抵抗。

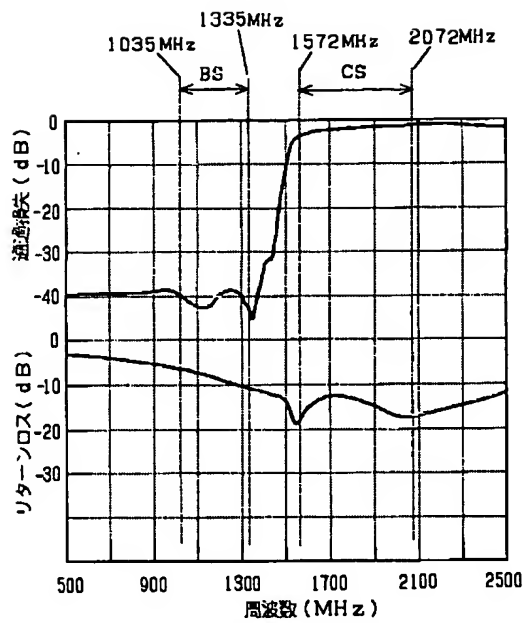
【図1】



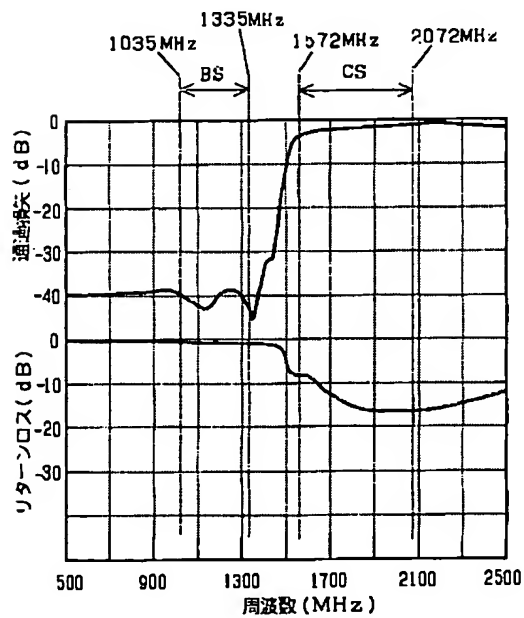
【図3】



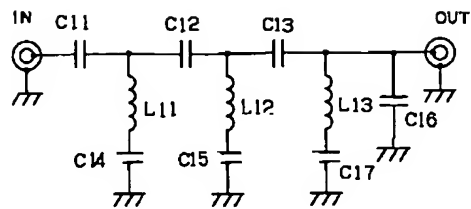
【図2】



【図5】



【図4】



【図6】

